

Docket # 4685
INV.: S. Fujiwara et al.

日 本 国 特 許 庁
JAPAN PATENT OFFICE

USPS EXPRESS MAIL
EV 415 086 349 US
APRIL 20 2004

別紙添付の書類に記載されている事項は下記の出願書類に記載されて
る事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
with this Office.

出 願 年 月 日 2 0 0 3 年 1 2 月 1 日
Date of Application: December 1, 2003

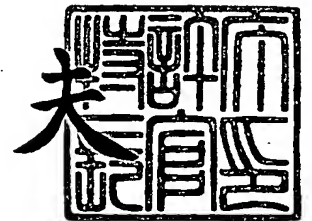
出 願 番 号 特 願 2 0 0 3 - 4 0 1 5 6 0
Application Number: [J P 2 0 0 3 - 4 0 1 5 6 0]
[ST. 10/C]:

願 人
Applicant(s): 住友電気工業株式会社
Sumitomo Electric Industries, Ltd.

特許庁長官
Commissioner,
Japan Patent Office

2 0 0 4 年 1 月 2 0 日
January 20, 2004

今 井 康 夫
Yasuo Imai



出証番号 出証特 2 0 0 4 - 3 0 0 1 1 9 4

Shutsu-sho No. Shutsu-sho-toku 2004-3001194

USPS EXPRESS MAIL
EV 415 086 349 US
APRIL 20 2004

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日
Date of Application: 2 0 0 3 年 1 2 月 1 日

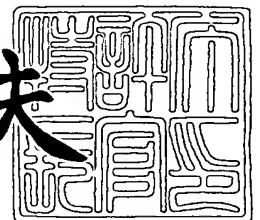
出 願 番 号
Application Number: 特 願 2 0 0 3 - 4 0 1 5 6 0
[ST. 10/C]: [J P 2 0 0 3 - 4 0 1 5 6 0]

出 願 人
Applicant(s): 住友電気工業株式会社

2 0 0 4 年 1 月 2 0 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



【書類名】 特許願
【整理番号】 1032082
【提出日】 平成15年12月 1日
【あて先】 特許庁長官殿
【国際特許分類】 H01L 33/00
H01S 5/347

【発明者】
【住所又は居所】 大阪市此花区島屋一丁目1番3号 住友電気工業株式会社 大阪
製作所内
【氏名】 藤原 伸介

【発明者】
【住所又は居所】 大阪市此花区島屋一丁目1番3号 住友電気工業株式会社 大阪
製作所内
【氏名】 森 大樹

【発明者】
【住所又は居所】 大阪市此花区島屋一丁目1番3号 住友電気工業株式会社 大阪
製作所内
【氏名】 中村 孝夫

【発明者】
【住所又は居所】 大阪市此花区島屋一丁目1番3号 住友電気工業株式会社 大阪
製作所内
【氏名】 片山 浩二

【特許出願人】
【識別番号】 000002130
【住所又は居所】 大阪府大阪市中北区北浜四丁目5番33号
【氏名又は名称】 住友電気工業株式会社

【代理人】
【識別番号】 100064746
【弁理士】
【氏名又は名称】 深見 久郎

【選任した代理人】
【識別番号】 100085132
【弁理士】
【氏名又は名称】 森田 俊雄

【選任した代理人】
【識別番号】 100083703
【弁理士】
【氏名又は名称】 仲村 義平

【選任した代理人】
【識別番号】 100096781
【弁理士】
【氏名又は名称】 堀井 豊

【選任した代理人】
【識別番号】 100098316
【弁理士】
【氏名又は名称】 野田 久登

【選任した代理人】
【識別番号】 100109162
【弁理士】
【氏名又は名称】 酒井 將行

【手数料の表示】

【予納台帳番号】 008693

【納付金額】 21,000円

【提出物件の目録】

【物件名】 特許請求の範囲 1

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9908053

【書類名】 特許請求の範囲

【請求項 1】

化合物半導体基板に形成され、n 型クラッド層と p 型クラッド層との間に活性層を有する ZnSe 系発光素子であって、

前記活性層と p 型クラッド層との間にその p 型クラッド層より大きいバンドギャップを有するバリア層を有し、

前記 p 型クラッド層が $(Zn_{1-x}Cd_xS)_{1-z}(MgSi_{1-y}Se_y)_z$ (ただし、 x 、 y 、 z は、 $0 < x \leq 1$ 、 $0 \leq y \leq 1$ 、 $0 \leq z < 1$) によって形成されている、ZnSe 系発光素子。

【請求項 2】

前記 n 型クラッド層が n 型 $Zn_{1-x}Mg_xS_ySe_{1-y}$ ($0 < x < 1$ 、 $0 < y < 1$) から形成され、前記 p 型クラッド層が p 型 $Zn_{1-x}Mg_xS_ySe_{1-y}$ ($0 < x < 1$ 、 $0 < y < 1$) から形成される、請求項 1 に記載の ZnSe 系発光素子。

【請求項 3】

前記バリア層が Be を含む III-V 族化合物半導体である、請求項 1 又は 2 に記載の ZnSe 系発光素子。

【請求項 4】

前記バリア層が、 $Zn_{1-x-y}Mg_xBe_ySe$ ($0 \leq x + y \leq 1$ 、 $0 < x$ 、 $0 < y$) である、請求項 1 ～ 3 のいずれかに記載の ZnSe 系発光素子。

【請求項 5】

前記化合物半導体基板が n 型 ZnSe 単結晶基板である、請求項 1 ～ 4 のいずれかに記載の ZnSe 系発光素子。

【請求項 6】

前記化合物半導体基板が n 型 GaAs 単結晶基板である、請求項 1 ～ 4 のいずれかに記載の ZnSe 系発光素子。

【書類名】明細書

【発明の名称】ZnSe系発光素子

【技術分野】

【0001】

本発明はZnSe系発光素子に関するものである。

【背景技術】

【0002】

ZnSe結晶は、その禁制帯幅（バンドギャップエネルギー）が室温で2.7 eVの直接遷移型の半導体であり、青から緑の波長域の発光素子の用途に広範な利用が期待されている。とくに1990年にプラズマ励起された窒素をドーピングすることによってp型ZnSeの成膜が可能であることが示されて以来、ZnSe系発光素子が脚光を浴びるようになった。

【0003】

本発明者らは、ZnSe基板を使用した新しい構成の白色LEDを考案し実用化を図っている。この白色LEDはn型ZnSe基板のSA（Self-Activated）発光を利用する素子である。具体的な発光素子110の構造は、図5に示すようにn型ZnSe基板101上に、バッファ層（n型ZnSe）102、n型クラッド層（n型ZnMgSe）103、活性層（ZnCdSe/ZnSe多重量子井戸）104、p型クラッド層（p型ZnMgSSe）105、コンタクト層（p型ZnSe上にZnSe/ZnTe超格子層）106を順に積層し、上記積層構造のトップにp電極（図示せず）を、またZnSe基板101の裏面にn電極（図示せず）を形成したものである。

【0004】

両電極間を通電して電流を注入し、活性層104で青色光（波長485 nm近辺）を発光させると、この青色光の一部はそのまま素子外に放出され、また一部は基板側に入射する。ZnSe基板101に入射した青色光は、ZnSe基板中のSAセンターを励起し、その結果SA発光が誘起される。このSA発光は590 nm近辺にピークを持つ発光であり、波長485 nmの青色光と適度な比率で混ぜ合わせることによって、人間の目には白色に見える光が得られる。上記のZnSe系白色LEDは、駆動電圧が2.7 V程度と低く、また発光効率も比較的高いことから、その応用が期待されている。

【0005】

しかしながら、ZnSe系発光素子はその寿命が短いという問題を有する。次に、ZnSe系発光素子の寿命について説明する。半導体発光素子では、光を発する活性層はn型半導体クラッド層とp型半導体クラッド層とに挟まれ、これら両方のクラッド層のバンドギャップより小さいバンドギャップを有する。発光の際に、n型クラッド層から電子を、またp型クラッド層から正孔を、それぞれ上記活性層に注入して、電子と正孔を結合させ、その結合により発光を生じさせる。n型クラッド層から活性層へ注入される電子は、主として次の経過を辿る。

【0006】

(1) ホール（正孔）と再結合して発光する。

【0007】

(2) p型クラッド層へリーク（オーバーフロー）し、p型クラッド層で非発光的再結合をする。

【0008】

上記(2)の割合が大きいと発光成分が減るため、発光素子（LD、LED）の光出力は小さくなる。上記(2)における問題を解消するためには、活性層側のp型クラッド層の電子に対するエネルギー障壁（ヘテロ障壁； ΔE_c ）を大きくすると、電子のリークを減らすことができる。この ΔE_c は、より具体的には、p型クラッド層の伝導帯の底のエネルギーと活性層内の電子の擬フェルミレベルの差である。 ΔE_c を正確に算出することは難しいが、この障壁を大きくするには以下の3つの方法がある。

【0009】

(1) p型クラッド層のバンドギャップと活性層のバンドギャップの差 ΔE_g を大きくする。

【0010】

(2) p型クラッド層のキャリア密度を増加して、p型クラッド層のフェルミレベルを下げる。

【0011】

(3) 活性層に注入する電流密度を下げる。

【0012】

上記のうち(3)の方法は、高強度の発光素子を実現する上で意味がない。上記(1)の方法として、たとえば、ZnSe系発光素子では、クラッド層にZnMgSSe層を用いることが提案されている(たとえば特許文献1参照)。上記ZnMgSSeを用いることにより、ZnSeと格子定数を合わせる条件下において、バンドギャップを4.4 eV程度まで大きくすることができる。

【特許文献1】特開平5-75217号公報

【発明の開示】

【発明が解決しようとする課題】

【0013】

しかしながら、ZnSe系化合物半導体の場合、上記(1)の方法と(2)の方法を独立に取扱うことができない。その理由は、ZnSe系に特有のドーピング特性にある。まずこれについて説明する。

【0014】

ZnSe系化合物半導体では、平衡状態におけるドーピングでは有効なp型ドーパントを導入することはできない。ZnSe系化合物半導体へのp型不純物導入はMBE法による低温成長下での窒素ドーピングにおいてのみ、可能であることが知られている。この窒素ドーピングはバンドギャップが大きくなるほど困難になり、バンドギャップが大きくなるほど到達しうる最高のp型キャリア密度が小さくなる。この原因としては、p型ドーパントである窒素のみをドーピングしたことによって、その半導体のバンドギャップが大きくなること、及びドナー性の欠陥(詳細はよくわかっていない)が形成されやすくなることにあると考えられている。

【0015】

上記の理由から、 ΔE_c を最大にする上で、p型クラッド層のバンドギャップに最適値があることが分かる。この最適値は、ドーピング技術にも左右されるので一概には言えないが2.9~3.0 eV近辺と考えられている。この最適値のバンドギャップで得られる ΔE_c が十分に大きく、電子のリークが十分に小さければ、何ら問題はない。しかし、残念ながらこのヘテロ障壁では大きさが不十分であり、無視できない量の電子がp型クラッド層にリークする。

【0016】

ZnSe系の発光素子における、上記とは別のさらに大きい問題は、p型クラッド層への電子のリークが発光効率を下げるだけでなく、発光素子の寿命を短くしてしまうことにある。この事情を以下に説明する。

【0017】

先に説明したようにZnSe系のII-VI族化合物半導体では、p型ドーピングの安定性が低く、p型キャリア密度を高くできないだけでなく、ドナー性の欠陥が形成されやすい。そのような特性に起因して、p型クラッド層にリークした電子がそこで正孔と再結合する際に放出されるエネルギーによって、p型クラッド層においてドナー性の欠陥が形成され、そのp型キャリア密度が減少してしまう。p型キャリア密度が減少すると、 ΔE_c も減少するため、電子のリークが加速され、さらにそのリークした電子がドナー性の欠陥を形成するという具合に悪循環に陥って、カタストロフィー的に発光効率が低下するに至る。そのため、ZnSe系の発光素子の寿命を長くすることは、これまで困難であるとされてきた。

【課題を解決するための手段】

【0018】

本発明の目的は、ZnSe系化合物半導体によって形成された発光素子の寿命を伸長することにある。

【0019】

本発明の半導体発光素子は、化合物半導体基板に形成され、n型クラッド層とp型クラッド層との間に活性層を有するZnSe系発光素子である。この発光素子は、上記の活性層とp型クラッド層との間にそのp型クラッド層より大きいバンドギャップを有するバリア層を有し、上記p型クラッド層が $(Zn_{1-x}Cd_xS)_{1-z}(MgS_{1-y}Se_y)_z$ （ただし、 x, y, z は、 $0 < x \leq 1$ 、 $0 \leq y \leq 1$ 、 $0 \leq z < 1$ ）によって形成されている。

【0020】

この構成のように、活性層とp型クラッド層との間にバリア層を配置し、かつp型クラッド層を $(Zn_{1-x}Cd_xS)_{1-z}(MgS_{1-y}Se_y)_z$ によって形成することにより輝度の低下を抑制することができ、長寿命を実現することができる。他の材料たとえばp型ZnMgSSeによってバンドギャップが大きくなるようにp型クラッド層を形成した場合、伝導帯のボトムのエネルギーレベルは上昇するが、価電子帯の上端のエネルギーレベルは低下する。このため、バンドギャップは大きくなりリークした電子に対する障壁ポテンシャルは形成されるものの、p型クラッド層からバリア層を経て活性層へと注入されるべき正孔に対して障壁ポテンシャルが形成される。これが発光素子の輝度の低下の原因となる。

【0021】

なお、上記のp型クラッド層における組成 x は、 $Zn_{1-x}Cd_xS$ の格子定数が化合物半導体基板の格子定数と一致するように決められる。また組成 y は、 $MgS_{1-y}Se_y$ の格子定数が化合物半導体基板の格子定数と一致するように決められる。

【0022】

バリア層のバンドギャップの増大に合わせて通常のp型クラッド層に用いられるZnMgSSe層のバンドギャップを大きくすれば、上記正孔に対する障壁は生じないが、ZnMgSSe層のバンドギャップを大きくしすぎるとp型ドーピングが難しくなる。上記のようにp型クラッド層にCdを含ませるとCdを含まない場合に比べて、同じバンドギャップでは価電子帯の上端のエネルギーレベルが低下する。このため正孔に対する障壁は形成されず、かえって活性層側への正孔の注入は助長されるので、輝度の劣化を抑制することができる。またCdをp型クラッド層を形成する材料に含ませた場合、上記価電子帯だけでなく伝導帯のエネルギーレベルを低下させるので、p型クラッド層だけでは電子の閉じ込めは十分できない。このため、上記のようにp型クラッド層より大きいバンドギャップを有するバリア層を組み合わせることによりp型クラッド層を $(Zn_{1-x}Cd_xS)_{1-z}(MgS_{1-y}Se_y)_z$ によって形成することによる効果を生かすことができる。

【発明を実施するための最良の形態】

【0023】

次に図面を用いて本発明の実施の形態について説明する。図1は、本発明の実施の形態における半導体発光素子のLED (Light Emitting Diode) を示す図である。この本発明例のLEDの作製には、面方位(100)のn型ZnSe基板1を使用した。n型ZnSe基板1の上に下から順に、バッファ層のn型ZnSe膜2/n型クラッド層のn型ZnMgSSe層3/活性層の $(ZnCd/ZnSe)$ 多重量子井戸4/バリア層のZnMgBeSe層5/p型クラッド層のp型ZnCdS層6/コンタクト層の $(ZnTe/ZnSe)$ 超格子層/p型ZnSe層7がエピタキシャル成膜されている。

【0024】

図2に、上述のようにバリア層をZnMgBeSeにより形成した場合のエネルギーバンド図を示す。Beを含むII-VI族化合物半導体、とくに $Zn_{1-x-y}Mg_xBe_ySe$ は、図2に示すように価電子帯のトップはあまり変化させずに伝導帯のボトムを高くすることができる。このため、活性層からp型クラッド層へリークしようとする電子に対して障

壁を形成しながら、p型クラッド層の側から活性層に向かう正孔に対しては障壁とならず、正孔注入による輝度上昇の寄与を阻害しないようにできる。

【0025】

また、バリア層はZnMgSSeにより形成してもよく、図3は、バリア層をZnMgSSeにより形成した場合のエネルギーバンド図を示す。ZnMgSSeは、図3に示すように、伝導体のボトムを上昇させるとともに価電子体のトップを低下させる。このため、バリア層をZnMgBeSe層とした場合に比べてp型クラッド層からの正孔の活性層への注入が妨げられ、発光効率はZnMgBeSeで形成するより低下する場合がある。

【0026】

上記のエピタキシャル成膜はMBE (Molecular Beam Epitaxy)法を用いて行なった。n型ドーパントには塩素Clを、またp型ドーパントには窒素Nを用いた。n型クラッド層3及びp型クラッド層5のバンドギャップエネルギーは、ともに2.9 eVとし、バリア層11のバンドギャップエネルギーは3.1 eVとした。また、活性層4の発光波長は、485 nmになるようにCd組成を調整した。

【0027】

前記n型クラッド層3及びp型クラッド層の厚みは、ともに約0.5 μm とし、また、バリア層11の厚みは約0.02 μm とした。不純物濃度に関しては、p型クラッド層のp型不純物濃度は $3 \times 10^{16} / \text{cm}^3$ とした。上記のLEDには図示していないn電極及びp電極が設けられている。n型ZnSe基板1の裏面1aにTi/Au膜からなるn電極が、またコンタクト層6の上面6aに厚み10 nm程度の半透明のAu膜からなるp電極が、設けられている。上記のLEDの単位領域400 μm^2 をn型ZnSe基板上に形成し、その後、上記単位領域400 μm^2 にスクライブブレイクして個片化した。個片化されたチップをステム上にボンディングして、寿命評価するためのLED (本発明例) を作製した。

【0028】

また比較のために、図5に示す積層構造を有する比較例のLEDを作製した。

【0029】

上記本発明例及び比較例のLEDは次の試験条件で試験された。上記LEDに70℃で15 mAの一定電流を流しながら、輝度の低下の時間経過を測定した。試験結果は図4に示すとおりであった。すなわち、比較例のLEDでは初期輝度の70%まで低下するのに要する時間は200~500時間以上であり、平均するとおおよそ350時間であった。これに比して、本発明例のLEDでは、初期輝度の70%まで低下するのに要する時間は350~700時間以上であり、平均するとおおよそ500時間であった。

【0030】

上記の試験結果は、本発明の実施の形態によりLEDの寿命を従来のものに比して約40%伸長できることが判明した。

【0031】

次に、上述の実施の形態を含めて、本発明の実施の形態例を羅列的に説明する。

【0032】

また、上記のようにn型クラッド層をn型 $\text{Zn}_{1-x}\text{Mg}_x\text{S}_y\text{Se}_{1-y}$ ($0 < x < 1$, $0 < y < 1$) 層とし、上記のp型クラッド層をp型 $\text{Zn}_{1-x}\text{Mg}_x\text{S}_y\text{Se}_{1-y}$ ($0 < x < 1$, $0 < y < 1$) 層とすることができる。上記のp型 $\text{Zn}_{1-x}\text{Mg}_x\text{S}_y\text{Se}_{1-y}$ はバンドギャップの大きい化合物半導体であり、活性層又はバリア層側からp型クラッド層へと向かう電子に対して、非常に有効とはいいがたいが障壁を形成することができる。したがって一定の寿命伸長効果を得ることができる。

【0033】

また、上記のバリア層をBeを含むII-VI族化合物半導体で形成することができる。とくに上記のバリア層を、 $\text{Zn}_{1-x-y}\text{Mg}_x\text{Be}_y\text{Se}$ ($0 \leq x + y \leq 1$, $0 < x$, $0 < y$) で構成することができる。Beを含むII-VI族化合物半導体、とくに $\text{Zn}_{1-x-y}\text{Mg}_x\text{Be}_y\text{Se}$ は、価電子帯のトップはあまり変化させずに伝導帯のボトムを高くすることが

できる。このため、活性層から p 型クラッド層へリークしようとする電子に対して障壁を形成しながら、p 型クラッド層の側から活性層に向かう正孔に対しては障壁とならず、正孔注入による輝度上昇の寄与を阻害しないようにできる。

【0034】

上記実施の形態に示したように、化合物半導体基板に n 型 ZnSe 単結晶基板を用いることができる。この構成により良好な結晶性のエピタキシャル膜の積層構造を得ることができる。また、化合物半導体基板に n 型 GaAs 単結晶基板を用いてもよい。一定レベル以上の半導体発光素子を効率よく大量にかつ安価に得ることができる。

【0035】

上記実施の形態では、バリア層の不純物については言及しなかったが、不純物を実質的に含まないアンドープ層（p 型及び n 型によらず残留する不純物は含んでもよい）であってもよいし、p 型となるように不純物を含んでもよい。

【0036】

また、上記実施の形態では LED についてのみ紹介したが、ZnSe 系化合物半導体を用いた発光素子であればどのようなものにも用いることができる。たとえば LD (Laser Diode) に用いてもよい。

【0037】

上記において、本発明の実施の形態について説明を行なったが、上記に開示された本発明の実施の形態はあくまで例示であって、本発明の範囲はこれら発明の実施の形態に限定されない。本発明の範囲は、特許請求の範囲の記載によって示され、さらに特許請求の範囲の記載と均等の意味および範囲内でのすべての変更を含むことを意図するものである。

【産業上の利用可能性】

【0038】

本発明の ZnSe 系発光素子は、正孔注入の障害にならないように p 型クラッド層を ($\text{Zn}_{1-x}\text{Cd}_x\text{S}$)_{1-z}($\text{MgS}_{1-y}\text{Se}_y$)_z によって形成し、電子の p 型クラッド層へのリーク抑止手段であるバリア層を設けることにより、ZnSe 系化合物半導体に特有のリークにともなう累積的結晶変質を被ることがない。このため、電子のリークを安定して抑制することができ、寿命が長く発光効率のよい照明を安価に行なうことが可能になるので、各種の照明装置に広範に適用することが期待される。

【図面の簡単な説明】

【0039】

【図 1】 本発明の実施の形態における LED を示す図である。

【図 2】 図 1 の LED の 2 つのクラッド層を含む層のエネルギーバンドを示す図である（バリア層：ZnMgBeSe）。

【図 3】 図 2 の LED でバリア層を ZnMgSSe 層としたときの 2 つのクラッド層を含む層のエネルギーバンドを示す図である。

【図 4】 本発明例の LED と比較例の LED の相対輝度の経時変化を示す図である。

【図 5】 従来の LED を示す図である。

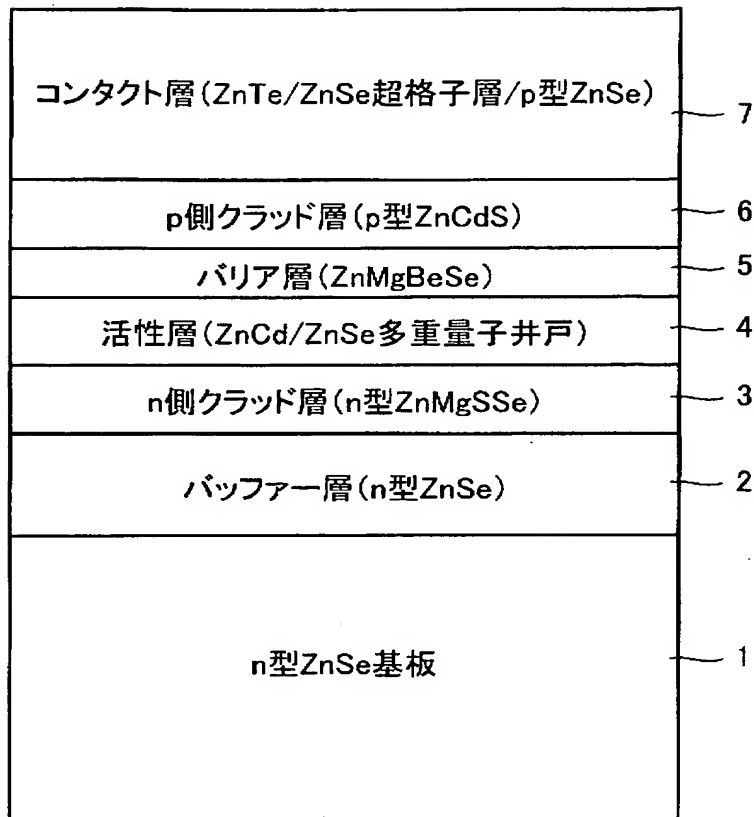
【符号の説明】

【0040】

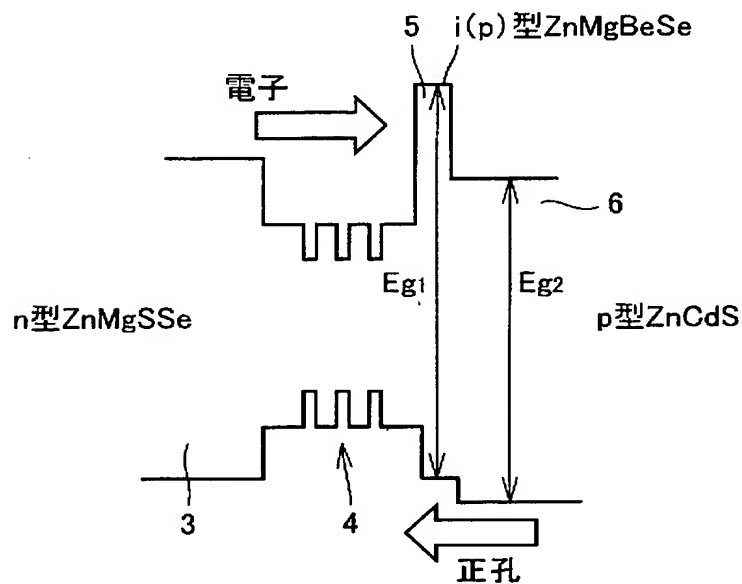
1 n 型 ZnSe 単結晶基板、2 バッファ層の n 型 ZnSe 膜、3 n 型クラッド層の n 型 ZnMgSSe 層、4 活性層の (ZnCd/ZnSe 多重量子井戸)、5 バリア層の ZnMgBeSe 層、6 p 型クラッド層の p 型 ZnCdS 層、7 コンタクト層の (ZnTe/ZnSe 超格子層/p 型 ZnSe 層)。

【書類名】 図面

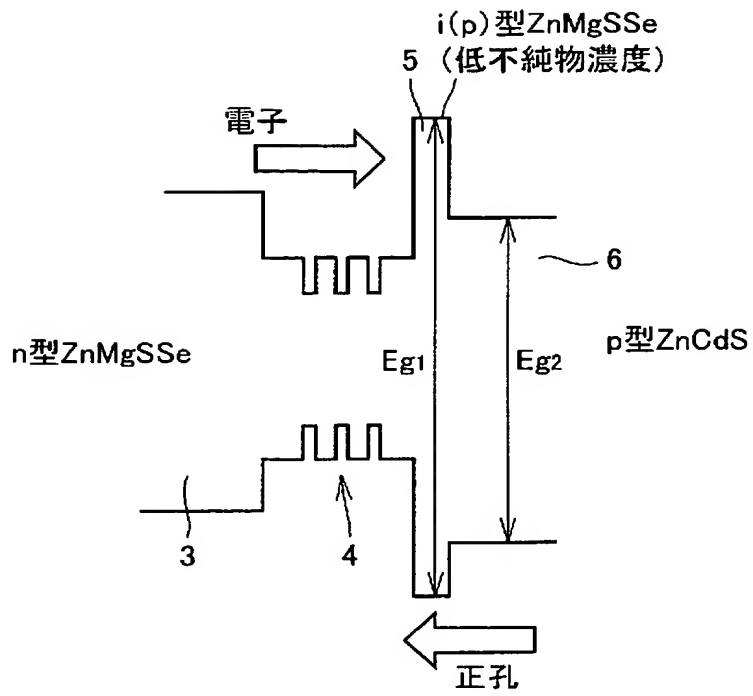
【図 1】



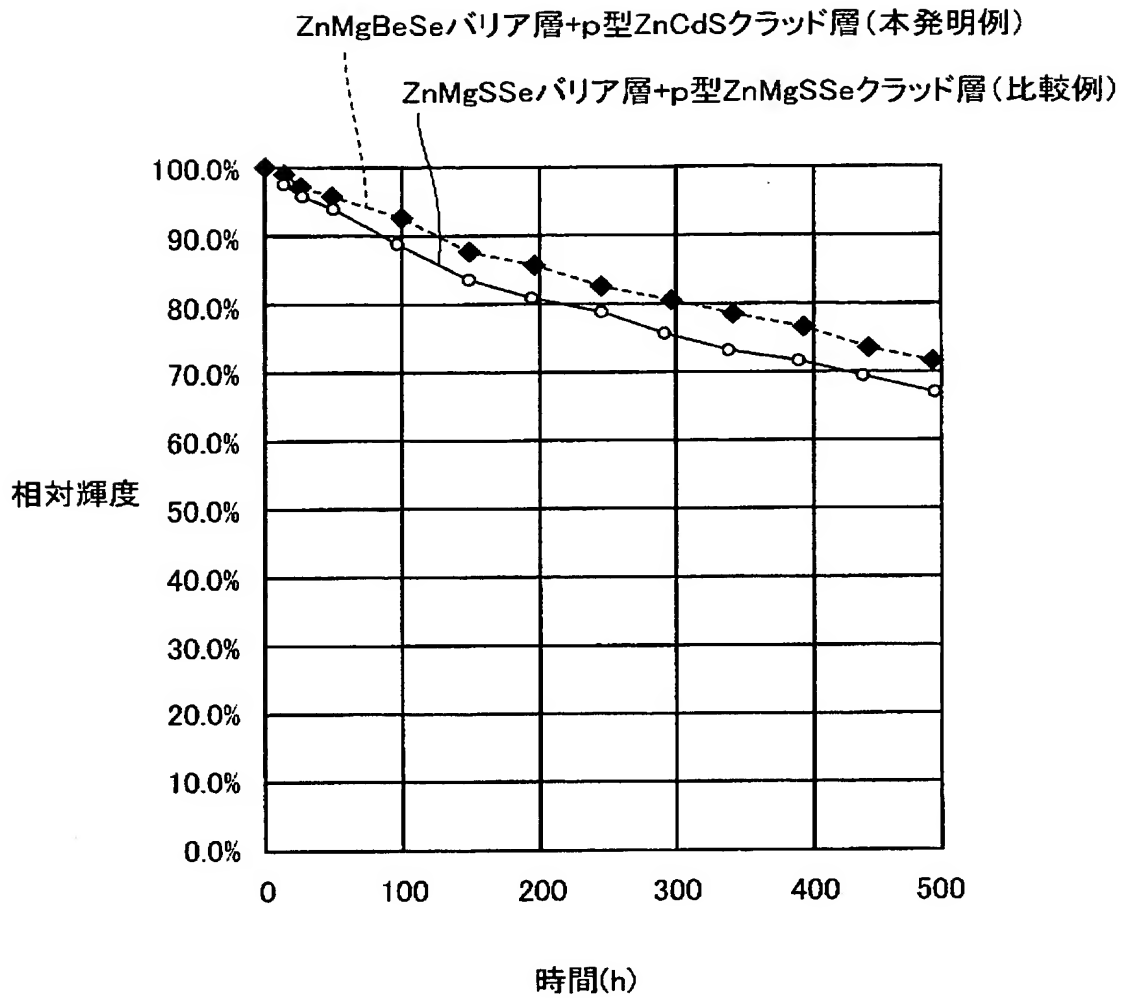
【図 2】



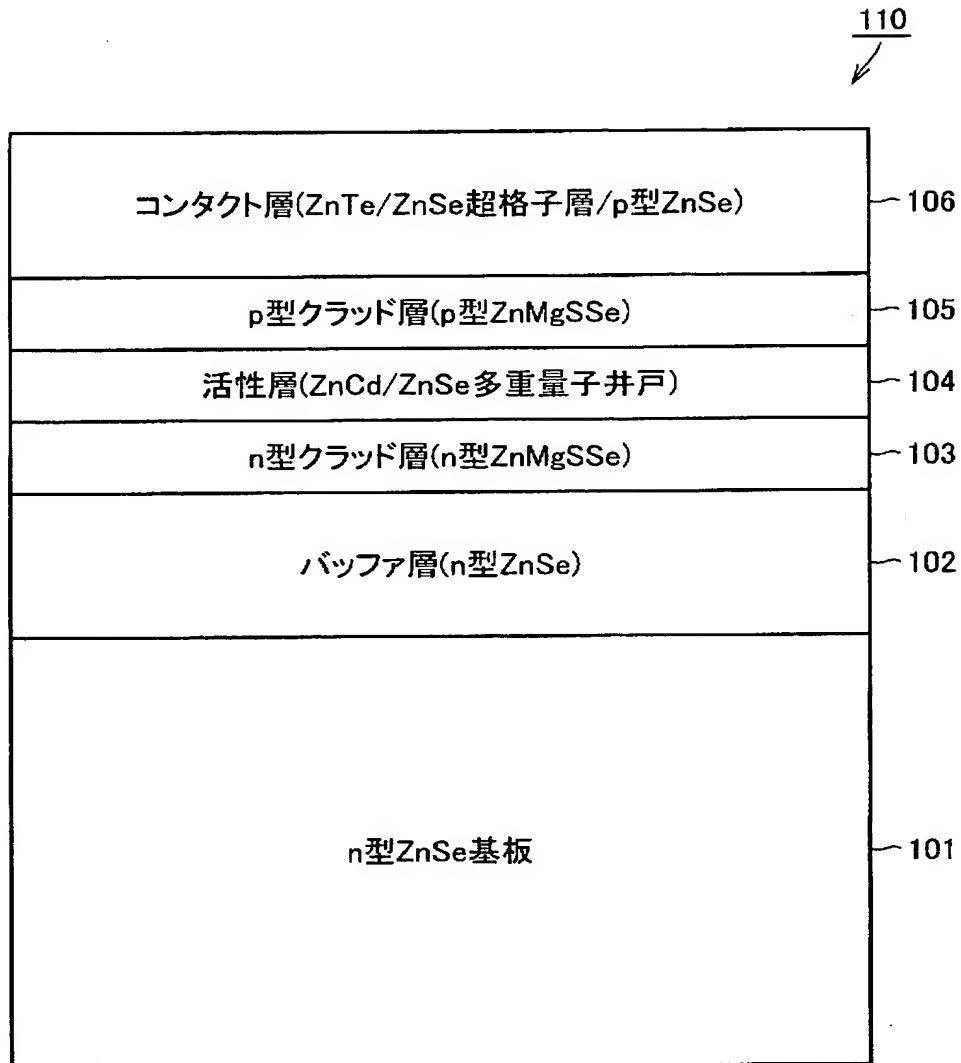
【図 3】



【図 4】



【図 5】



【書類名】 要約書

【要約】

【課題】 寿命に問題のある ZnSe 系発光素子の寿命を実用レベルに伸長する。

【解決手段】 化合物半導体基板 1 に形成され、n 型クラッド層 3 と p 型クラッド層 6 との間に活性層 4 を有する発光素子であって、上記の活性層 4 と p 型クラッド層 6 との間にその p 型クラッド層 6 より大きいバンドギャップを有するバリア層 5 を有し、上記 p 型クラッド層 6 が $(\text{Zn}_{1-x}\text{Cd}_x\text{S})_{1-z}(\text{MgS}_{1-y}\text{Se}_y)_z$ (ただし、 x 、 y 、 z は、 $0 < x \leq 1$ 、 $0 \leq y \leq 1$ 、 $0 \leq z < 1$) によって形成されている。

【選択図】 図 1

特願 2 0 0 3 - 4 0 1 5 6 0

出 願 人 履 歴 情 報

識別番号 [0 0 0 0 0 2 1 3 0]

1. 変更年月日	1 9 9 0 年 8 月 2 9 日
[変更理由]	新規登録
住 所	大阪府大阪市中央区北浜四丁目 5 番 3 3 号
氏 名	住友電気工業株式会社